

論理回路の設計と検査

(大学院) 情報システム工学専攻 システム設計工学講座

(学部) 電気電子工学科 知能電子回路講座

教授 為貞建臣, 助教授 橋爪正樹, 助手 四柳浩之 技術専門職員 一宮正博

Tel:088-656-7472 Fax:0886-656-7474 E-mail:tamesada@ee.tokushima-u.ac.jp

概要

「論理回路」は0と1の2値信号を入力し,加工して2値信号を出力する回路で,コンピュータは論理回路で作られています。論理回路はコンピュータ以外にも携帯電話や,身の回りの家電製品,自動車など,様々なところで使われています。この論理回路に対して,高速化,低消費電力化,小型化,高信頼化が要求されています。IC内に論理回路を作製することで,それらの要求は満たすことができるため,論理回路のIC化が行われています。

近年の半導体製造技術の進歩により,既にIC内には非常に大規模かつ複雑な論理回路が作れるようになっていきます。その複雑な回路でも誤りなく設計できるように計算機を用いた設計(CAD)技術も著しく進歩し,現在では専門家でなくても非常に複雑なICの設計ができるようになってきました。

その一方で,IC内に作った回路が設計通りに誤り無く作られているかどうか調べる「検査」が非常に困難となっています。従来,論理回路は図1のように論理回路の入力端子に0,1の2値入力信号を与え,出力端子から出てくる2値信号を測定し,それが正常回路のものと同じかどうか調べることで検査してきました。その検査法では論理回路が複雑になるとその検査能力の限界から回路内に発生した故障を見逃す可能性が高くなっています。そのため,それとは異なる新たな「検査法の開発」,並びに検査しやすいように回路を設計する「検査容易化設計法の開発」が求められています。そこで,我々の研究室では論理回路の新しい検査法の開発および検査容易化設計法の開発を行っています。

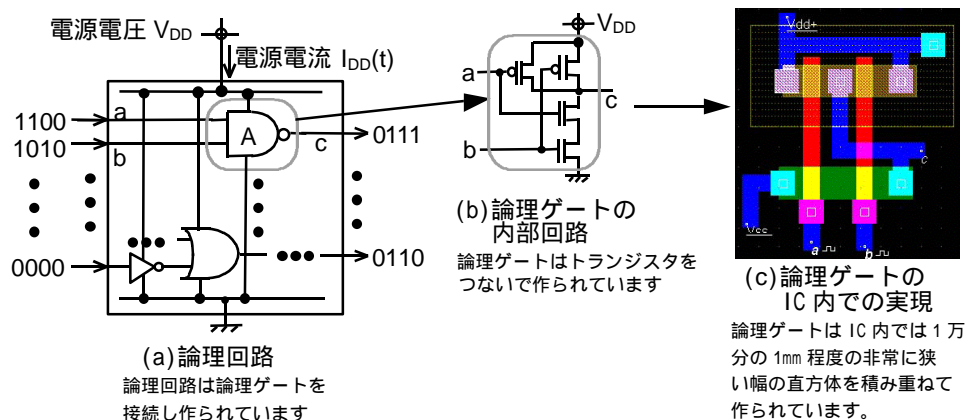


図1 論理回路とIC内での実現

論理回路の新しい検査法として、我々の研究室では論理回路を一つのアナログ電子回路としてとらえ、その電源電流を測定し、論理回路を電氣的に検査する検査法を開発中です。

論理回路の検査容易化設計法として、我々の電氣的検査法のためのものだけでなく、従来の論理値測定による検査法での検査容易化設計法の開発も行っています。ほとんどの論理回路は今や計算機によって自動設計されますので、そうして設計された回路をさらに回路規模を小さくすると共にその回路の検査容易性を向上させる新たな設計法を開発中です。

その一方で近年、可搬型電子機器の普及により論理回路は電池で駆動される場合が多くなってきました。それに伴い、より消費電力が少ない論理回路の開発が要求されています。そのため、我々の研究室では低消費電力を実現する新たな論理回路方式とその論理回路設計法も開発中です。

論理回路は IC 内部に作りますが、それを各種電子機器に組み込む際には、図 2 の例に示すように IC をプリント配線板上にはんだ付けします。携帯電話やノートパソコンでみられるように、機器の小型化要求により、IC パッケージが小型化され、プリント配線板の配線も細くなり、製造時に図 3 に示すような不良が発生しやすくなっています。IC 内部の回路の機能が複雑で、さらにプリント配線板の配線パターンも微細化していることから、もし不良が発生していてもその発見に非常に時間がかかり、また検査コストが増大することから、それを検出する新たな検査法の開発が必要となっています。そこで、本研究室では IC をプリント配線板に半田付けする際に発生する不良を検出するための検査法も開発しています。

その不良を発見する検査法は、目視検査とそれを機械で自動化した画像処理手法を用いた検査法と、電氣的な特性異常を検出して検査する電氣的検査法に分類できます。我々は画像処理手法でなく、電氣的検査でそれらの故障を発見するための新しい検査法の開発を行っています。

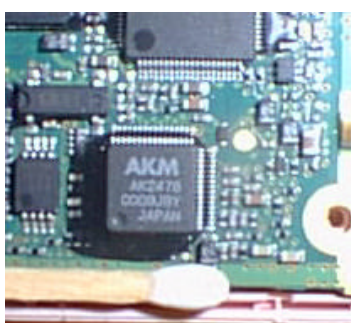


図 2 携帯電話機用電子回路

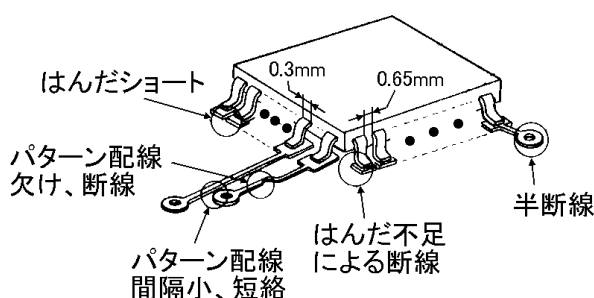


図 3 電子回路製造時に発生しやすい不良

現在進行中の研究プロジェクト

- ・ 論理 IC の電流テスト法とその電流テスト回路方式
- ・ 順序論理回路の検査容易化設計法
- ・ IC のはんだ付け時に発生する故障の電氣的検出法
- ・ 低消費電力型ダイナミック CMOS 論理回路とその設計法